

概要

InTime は FPGA のタイミング問題の解決や最適化が求められる場面で有効なエキスパートソフトウェアであり、コンピュータリソースと機械学習(Machine Learning)を駆使して Time to Market を加速させます。

InTime は FPGA デザインを分析するビルトイン知能を保持し、論理合成と配置配線を実行する際の最適なストラテジーを決定します。デバイス、デザイン、FPGA ツールの特性及び専有のアルゴリズムに基づいて、デザインパフォーマンス ターゲットに合致するための最も可能性が高い設定とデザイン制約を生成します。また、InTime はすべてのコンパイル結果を学習し、常にその学習によって得た情報を基にデータベースを改善し、次のコンパイルや新規プロジェクトに適用してFPGAデザインの改善を促します。

人工知能により複数のコンピューターリソースを制御することによって、InTime は FPGA 設計者のデザイン問題を早期に解決して、InTime 導入前に比べると飛躍的なスピードでシリコンの量産化移行を可能にします。

ストラテジーを自動生成

InTime 独自のデータベースは複数の FPGA ツールバージョンおよび全 FPGA ファミリーにおける 40,000 CPU 時間を超えるベンチマーク情報を記憶しています。更に、データベースはユーザーの実行結果を記憶することで デザインに対してコンパイルする際の最適なツールセッティングと制約を可能にします。

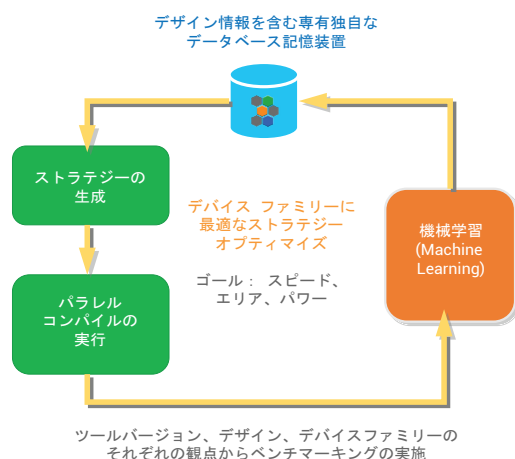
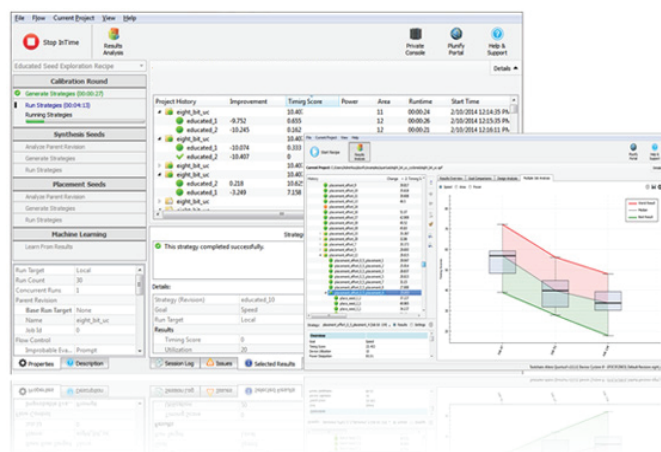


図1: データベース フォーメーション

自動並列コンパイルの実行

InTime は異なる環境(Linux/Windows)においても使用可能なリソースがあれば混在して実行することができます。「Run Targets」設定はローカルコンピュータ(スタンドアロン)でコンパイルが可能であり、社内ネットワーク上の複数のマシンに分配してコンパイルすることや Load Sharing Facility (LSF) あるいは Oracle/Sun Grid Engine (SGE) などのワークロードを管理するソフトウェア上で実行することができます。



「Start」を押すだけの簡単操作

「Start Recipe」ボタンを押すだけで簡単に使用出来ます。InTime は以前にコンパイル済みのビルドを含むすべての結果をデバイス、デザイン、ツールの特徴に基づいて学習を行い改善します。InTime はビルドを実行することによって、その都度学習を行いますので、ビルドの実行が多いほど機械学習も向上します。

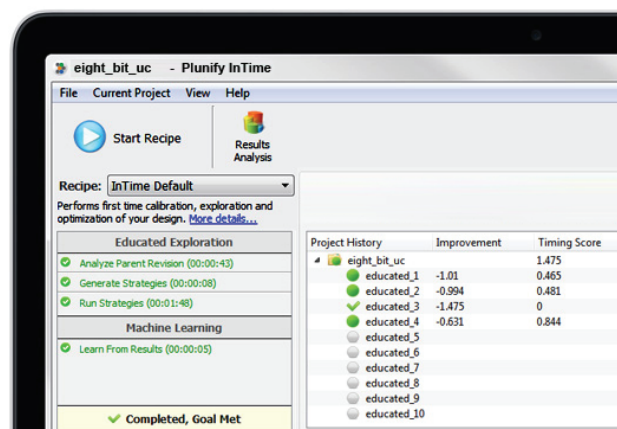


図2: InTime GUI

柔軟なビルド環境

マルチマシンの構成では、InTime のサーバー部である InTime Serverがすべてのコンパイルするジョブ(1つ以上のビルドから成り立っている)をマシン(Worker)に割り当てます。InTime は Workerとコミュニケーションして、暗号化を行い、ファイルやレポート結果を転送し、使用可能な複数のコンピューターリソースを活用してビルドの並列コンパイル処理を可能にします。

先進的な結果分析

InTime のアナライズ機能はユーザーが一見ただけでタイミングの合致や未合致ビルドの原因や相違点を素早く判断できるように多数のビルドを比較することを可能にします。InTime は、クリティカルパスのトータル数、インターコネクトやトータルネガティブスラック(TNS)、ワーストスラック(WS)、エリアとパワーなどの様々なデザインゴールとの関係を視覚化して観察ができます。



図3: 異なるコンパイルのTNS、インターコネクトチャート、機械学習進捗、TNS/WS分布（左上から時計回り）

システムの必要条件

InTime Server	InTime Client
2GB 以上の RAM 10GB 以上のフリーディスクスペース	1GB 以上の RAM、4GB 以上の仮想メモリ 200MB 以上のフリーディスクスペース（InTime ソフトウェア用） 10GB 以上のフリーディスクスペース（データファイル用）
プロセッサ: Intel i3 CPU または同等以上	
64-bit OS: Windows / Ubuntu 12.04 以降 / RedHat Enterprise 5 以降 / および互換ディストリビューション	
Java: Java Runtime Environment (JRE 1.6 以降)	
ネットワーク: 利用可能なネットワークポート e.g. 39940, 33941, 33942 (複数のコンピュータを使用時)	

ライセンス

- 年間ライセンスの価格は同時実行（コンパイル）可能動作数に基づいて決定されます。その他にもご希望により様々なライセンス形態を用意しております。

サポートFPGAツール

- Altera Quartus シリーズおよび Xilinx Vivado シリーズ

About Plunify

Plunify helps chip design companies optimize FPGA designs with big data and machine learning. Plunify is based in Singapore and in the United States. Quartus is a registered trademark of Altera Corporation. Vivado and ISE are registered trademarks of Xilinx, Inc. InTime is a registered trademark of Plunify Pte Ltd

Plunify Pte Ltd
Email: tellus@plunify.com

Singapore
67 Ayer Rajah Crescent
Unit 03-20/22
Singapore 139950

United States
4962 El Camino Real #225
Los Altos, CA 94022
USA

PLUNIFY